

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 53-062489

(43)Date of publication of application : 03.06.1978

(51)Int.Cl.

H01S 3/18
// H01L 33/00

(21)Application number : 51-138210

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 16.11.1976

(72)Inventor : OMURA ETSUJI
IKEDA KENJI
SUZAKI WATARU

(54) PRODUCTION OF SEMICONDUCTOR LASER

(57)Abstract:

PURPOSE: To obtain chips of a uniform size with high accuracy by forming V grooves parallel to resonator end face forming direction on the back of a semiconductor substrate and cleaving the substrate along the grooves.

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

公開特許公報

昭53—62489

⑥Int. Cl.²
H 01 S 3/18 //
H 01 L 33/00

識別記号

⑦日本分類
99(5) J 4

庁内整理番号
7377—57

③公開 昭和53年(1978)6月3日

発明の数 1
審査請求 未請求

(全 4 頁)

④半導体レーザの製造方法

①特 願 昭51—138210

②出 願 昭51(1976)11月16日

⑦発 明 者 大村悦司

尼崎市南清水字中野80番地 三
菱電機株式会社中央研究所内

同 池田健志

尼崎市南清水字中野80番地 三

菱電機株式会社中央研究所内

⑧発 明 者 須崎涉

尼崎市南清水字中野80番地 三
菱電機株式会社中央研究所内

⑩出 願 人 三菱電機株式会社

東京都千代田区丸の内二丁目2
番3号

④代 理 人 弁理士 葛野信一 外1名

明 細 書

1. 発明の名称

半導体レーザの製造方法

2. 特許請求の範囲

半導体基板の主表面上に活性層および成長層が順次形成された半導体ウエーハの前記半導体基板裏面に、少なくとも共振器端面が形成される方向と平行にかつ前記活性層に達することのないV字形溝を形成する工程と、前記V字形溝に沿って劈開を施す工程とを含むことを特徴とする半導体レーザの製造方法。

3. 発明の詳細な説明

本発明は半導体レーザの製造方法に関するものである。

半導体レーザの共振器は、結晶の端面を平行に劈開して作られている。空気と結晶の屈折率差による反射を利用し、劈開面をそのまま反射面として用いるものである。

従来、半導体ウエーハに複数個のレーザダイオードを形成した後は、顕微鏡下において、この半

導体ウエーハをピンセット等で劈開し個々のダイオードチップに分割していた。すなわち第1図(a)に示す如く、例えばN型GaAs基板(1)の上面にエピタキシャル成長方法等でP型GaAs層(2)を形成し、境界部に活性層(3)を形成した後、前記P型GaAs層(2)上面に電極(4)を形成した半導体ウエーハ(5)を、一点鎖線Aに沿って劈開を行い、第1図(b)に示すようなレーザダイオード(6)を得る。

しかしながら、このような方法による劈開は、目視でおこなっていることから、各レーザダイオード(6)の大きさにばらつきが生じ、この結果、発振のしきい値電流等の特性ばらつきが生じていた。このため、写真製版等によつて劈開個所に印を付けて劈開したり、またスクライブ線を劈開個所に入れて劈開する方法等が試みられているが、それぞれ、一様な大きさのダイオードチップが得られなかつたり、平坦な共振器端面が得られない等の欠点が生じていた。

したがつて本発明は平坦な共振器端面が得られることはもちろんのこと、一様な大きさのチップ

を得る半導体レーザの製造方法を提供するものである。

このような目的を達成するために本発明は、半導体基板の主表面上に活性層および成長層が順次形成された半導体ウエーハの前記半導体基板裏面に、少なくとも共振器端面が形成される方向と平行にかつ前記活性層に達することのないV字形溝を形成する工程と、前記V字形溝に沿って劈開を施す工程とを含むものである。

以下、実施例を用いて本発明の詳細を述べる。

第2図(a)および(b)は本発明に係る半導体レーザの製造方法の一実施例を示す説明図である。同図において半導体基板(1)の(100)面上にエピタキシャル成長法で半導体層(2)を形成し境界部に活性層(3)を形成する。そして、前記半導体層(2)面上に後工程で形成される共振器端面と直交するように平行な電極(4)を形成する。このように加工された半導体ウエーハ(5)の裏面にフォトリソ等の感光性樹脂を一樣に塗布し、フォトリソを介した選択露光、そして現像を経ることにより、前記電極

(3)

このように半導体基板(1)の裏面に共振器端面が形成される方向と平行にV字形溝〔エッチング溝(6)〕を形成し、このV字形溝に沿って劈開を施すことから、一樣な大きさのダイオードチップが精度よく得られるようになる。しかも前記V字形溝は活性層(3)にまで達していないことから、活性層(3)面は充分な劈開面が得られ、したがって平坦な共振器端面を得ることができる。

このような方法で得られるダイオードチップは200 μ m幅の設定に対し200 \pm 2.5 μ m幅内で得られることが実験的に実証された。

本実施例においては、電極(4)に平行なエッチング溝(7)は半導体ウエーハ(5)の表面に形成したものであるが、これに限定されることはなく、第3図(a)に示す如く半導体ウエーハ(5)の裏面にエッチング溝(8)と同時に形成してもよい。この場合、半導体ウエーハ(5)の裏面に形成されるエッチング溝(8)の断面形状はV字形状とはならずU字形状となる。しかし、このエッチング溝(8)に沿って劈開される面は共振器端面とならないことから特性上問題と

(5)

(4)と直角かつ平行等間隔の条部すなわち共振器端面に沿った条部の感光性樹脂を除去する。その後半導体ウエーハ(5)の表面にも感光性樹脂を一樣に塗布し、上述したと同様な工程を経ることにより、前記電極(4)と平行でかつ等間隔な各電極(4)間の条部に沿った部分の感光性樹脂を除去する。そして残存された感光性樹脂をマスクとし、例えばBr-CH₃COOH等のエッチング液で半導体ウエーハ(5)をエッチングする。この場合、エッチング深さとしては半導体基板(1)の裏面から形成されるエッチング溝(8)が活性層(3)に達しないようにする。その後マスクとなつた感光性樹脂を全て除去することによつて第1図(a)に示す如く、半導体ウエーハ(5)の表裏面にそれぞれ互いに直交した断面がV字形状のエッチング溝(6)および(7)が得られる。その後は半導体ウエーハ(5)をエッチング溝(6)および(7)に沿って劈開を行うことにより、第2図(b)に示すようなレーザダイオード(9)を得る。この場合、エッチング溝(6)に沿って劈開された面すなわち電極(4)に直交する面が共振器端面(10)となる。

(4)

なることはない。なお、第3図(b)および第3図(c)は第3図(a)のⅢA-ⅢA、ⅢB-ⅢBにおける断面図をそれぞれ示している。また第4図(a)および第4図(b)のⅣA-ⅣAにおける断面図である第4図(b)で示すように、半導体ウエーハ(5)の裏面に形成されたエッチング溝(8)に重畳するように半導体ウエーハ(5)の表面に断面がV字形状のエッチング溝(9)を形成するにすれば劈開が容易にできる効果を奏する。

また以上述べた実施例においては電極(4)と平行な劈開部にエッチング溝(7)あるいは(8)を形成したものであるが、この形成は必ずしも必要なものではなく、少なくとも共振器端面が形成される方向と平行にかつ活性層に達することのないV字形溝を半導体基板裏面に形成するだけでもよい。

また前記V字形溝は化学エッチングにより形成したものであるが、他のエッチング方法すなわち、イオンエッチング、スパッターエッチング、プラズマエッチング等を用いて形成してもよいことはもちろんである。

(6)

本発明は特定の半導体レーザにのみ応用されるものではなく、共振器端面を必要とする種々の半導体レーザの製造方法に応用できるものである。

以上述べたように本発明による半導体レーザの製造方法によれば、平坦な共振器端面が得られることはもちろんのこと、一様な大きさのチップを得ることができる。

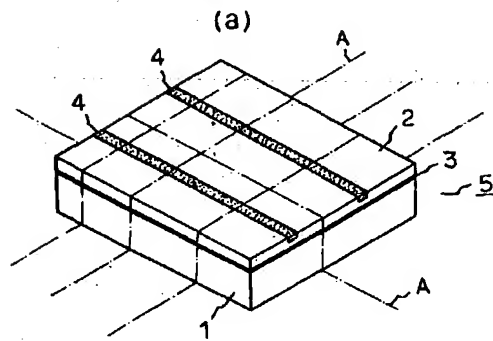
4. 図面の簡単な説明

第1図(a)、(b)は従来の半導体レーザの製造方法の一例を示す説明図、第2図(a)、(b)は本発明に係る半導体レーザの製造方法の一実施例を示す説明図、第3図(a)、(b)、(c)および第4図(a)、(b)は本発明に係る半導体レーザの製造方法の他の実施例を示す説明図である。

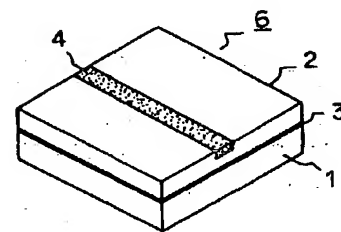
(1)・・・N型GaAs基板、(2)・・・P型GaAs層、(3)、(13)・・・活性層、(4)、(14)・・・電極、(5)、(15)・・・半導体ウエーハ、(6)、(18)・・・レーザダイオード、(11)・・・半導体基板、(12)・・・半導体層、(16)、(17)、(20)・・・エッチング溝、(19)・・・共振器端面。

(7)

第1図

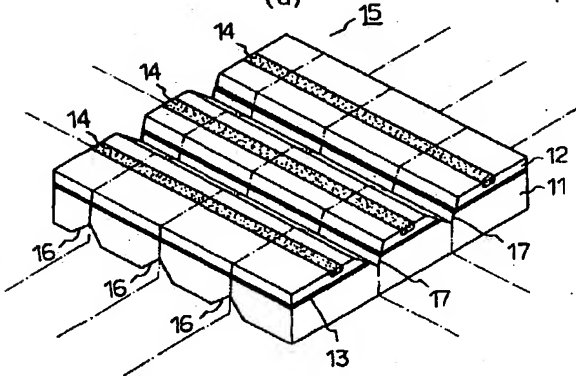


(b)

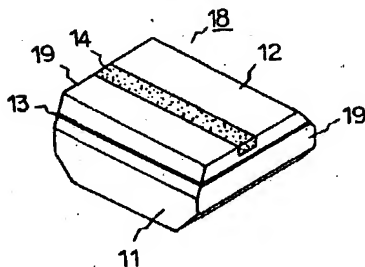


第2図

(a)

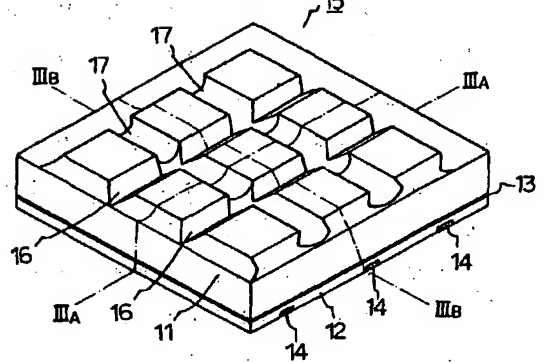


(b)

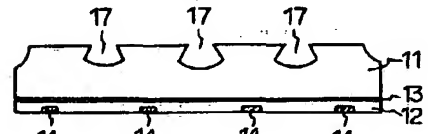


第3図

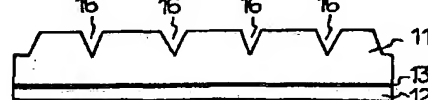
(a)



(b)

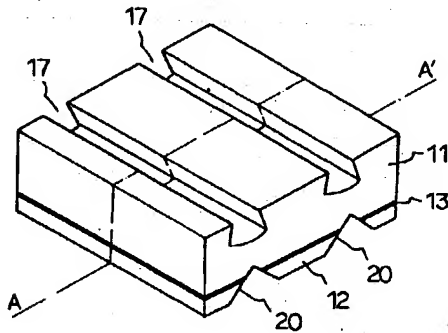


(c)

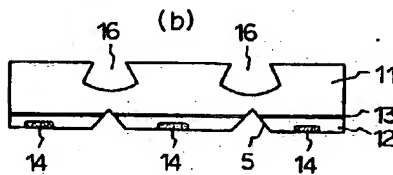


昭和52年3月1日

第4図
(a)



(b)



特許庁長官殿

1. 事件の表示 特願昭 51-138210号

2. 発明の名称
半導体レーザの製造方法

3. 補正をする者

事件との関係

特許出願人

住 所
名 称 (601)

東京都千代田区丸の内二丁目2番3号
三菱電機株式会社
代表者 進 藤 貞 和

4. 代 理 人
住 所

氏 名(6699)

東京都千代田区丸の内二丁目2番3号
三菱電機株式会社内
弁理士 葛 野 信 一

(1)

5. 補正の対象

(1) 明細書の発明の詳細な説明の欄

6. 補正の内容

(1) 明細書第2頁第5行の「境界部に活性層(3)を形成した後」を「境界部を活性層(3)とした後」と補正する。

(2) 同書第3頁第13～15行の「エピタキシャル成長法で……形成する」を次の通り補正する。

「エピタキシャル成長法で活性層(13)、半導体層(12)を順次形成する。」

(3) 同書第4頁第8行の「CH₃COOH」を「CH₃OH」と補正する。

(4) 同書第4頁第13行の「第1図(a)」を「第2図(a)」と補正する。

以 上